

THIN FILM TRANSISTOR AND ITS MANUFACTURE

Patent Number: JP5067782
Publication date: 1993-03-19
Inventor(s): SHINAGAWA TAKAAKI; others: 03
Applicant(s): HITACHI LTD
Requested Patent: ☐ JP5067782
Application: JP19910227848 19910909
Priority Number(s):
IPC Classification: H01L29/784; H01L21/20; H01L27/12;
EC Classification:
Equivalents:

Abstract

PURPOSE:To realize both improvement and uniformity of performance of a thin crystalline film transistor manufactured by radiation of energy beam to a channel region by enlarging a composition rate of silicon of silicon nitride of a gate insulating film in a reverse-stagger type thin film transistor.

CONSTITUTION:An Al gate electrode 2 and an Al₂O₃ gate insulating film 3 through anode formation thereof are formed on a glass substrate 1. Silicon nitride whose composition rate of silicon atom and nitrogen atom is 0.75 or more and 0.90 or less or amount rate of hydrogen atom combined to each of silicon atom and nitrogen atom is 0.50 or more and 6 or less is deposited as a gate insulating film 4 of the second layer. Then, an amorphous silicon 5 is deposited and crystallized by radiation of energy beam 6.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 6 7 7 8 2

(43) 公開日 平成5年(1993)3月19日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/784				
21/20		9171-4 M		
27/12	A	8728-4 M		
		9056-4 M	H 0 1 L 29/78	3 1 1 G
		9056-4 M		3 1 1 Y
審査請求 未請求 請求項の数 1 7			(全 8 頁)	最終頁に続く

(21) 出願番号 特願平3-227848

(22) 出願日 平成3年(1991)9月9日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 品川 陽明

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72) 発明者 田中 武

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72) 発明者 小野 記久雄

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(74) 代理人 弁理士 高田 幸彦

最終頁に続く

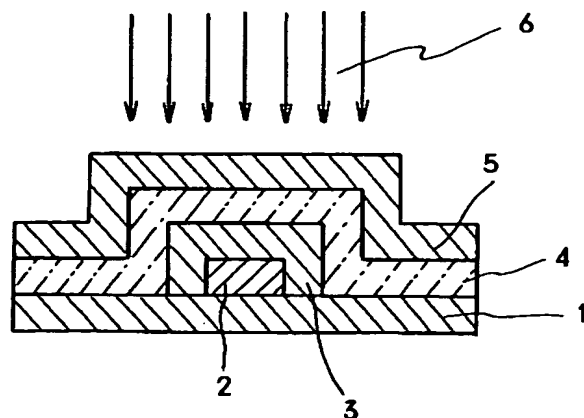
(54) 【発明の名称】 薄膜トランジスタとその製造方法

(57) 【要約】 (修正有)

【目的】 逆スタガー型の薄膜トランジスタにおいて、ゲート絶縁膜窒化シリコンの珪素の組成比を大きくすることにより、チャネル領域へのエネルギービームの照射により製造する結晶性薄膜トランジスタの性能の向上と均一化を共に達成する。

【構成】 硝子基板 1 上に A 1 ゲート電極 2 と、その陽極化成により $A 1_2 O_3$ ゲート絶縁膜 3 を形成する。次いで、珪素原子と窒素原子の組成比が 0.75 以上 0.90 以下、もしくは珪素原子と窒素原子にそれぞれ結合した水素原子の量の比が 0.50 以上 6 以下となる窒化シリコンを 2 層目のゲート絶縁膜 4 として堆積させる。次いで、その上に非晶質シリコン 5 を堆積し、エネルギービーム 6 の照射により結晶化させる。

図 1



【特許請求の範囲】

【請求項1】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜である逆スタガー型の多結晶シリコン薄膜トランジスタにおいて、チャネル領域の下地となるゲート絶縁膜が、エネルギービームの照射によりチャネル領域のシリコンが融解した際に、その熱を受けチャネル領域との界面に結晶核となる成分を偏析する材質を用いたことを特徴とする薄膜トランジスタ。

【請求項2】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜であり、かつゲート絶縁膜が窒化シリコンである逆スタガー型の多結晶シリコン薄膜トランジスタにおいて、前記ゲート絶縁膜中の珪素原子と窒素原子の組成比が、少なくともチャネル領域との界面から100Åの範囲において0.75以上0.90以下となることを特徴とする薄膜トランジスタ。

【請求項3】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜であり、かつゲート絶縁膜が窒化シリコンである逆スタガー型の多結晶シリコン薄膜トランジスタにおいて、前記ゲート絶縁膜中の珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が、少なくともチャネル領域との界面から100Åの範囲において0.5以上6以下となることを特徴とする薄膜トランジスタ。

【請求項4】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜であり、かつゲート絶縁膜がゲート電極を形成している金属を陽極酸化して形成した金属酸化物と、プラズマCVD法で製造した窒化シリコン膜の二層構造である逆スタガー型の多結晶シリコン薄膜トランジスタの製造方法において、前記窒化シリコン膜の製造の際に、原料ガスとして少なくともモノシランとアンモニアを含むガスを用い、モノシランの単位時間当たりの流量とアンモニアの流量との比が、0.20以上0.50以下であることを特徴とする多結晶シリコン薄膜トランジスタの製造方法。

【請求項5】請求項2において、ゲート絶縁膜として用いる窒化シリコン膜が、その膜中にフッ素原子を有することを特徴とする薄膜トランジスタ。

【請求項6】請求項4において、原料ガスに含まれるシラン系ガスがシラン系ガスの弗化物であることを特徴とする多結晶シリコン薄膜トランジスタの製造方法。

【請求項7】請求項4において、原料ガスがフッ素ガスを含むことを特徴とする多結晶シリコン薄膜トランジスタの製造方法。

【請求項8】請求項2または請求項3において、ゲート絶縁膜として用いる窒化シリコン膜の化学組成が、チャネル領域となる多結晶シリコン膜との界面から少なくとも100Åの位置から離れていくに従い、珪素原子と窒素原子との組成比が連続的、あるいは不連続的に減少することを特徴とする薄膜トランジスタ。

【請求項9】請求項2または請求項3において、ゲート

絶縁膜として用いる窒化シリコン膜の化学組成が、チャネル領域となる多結晶シリコン膜との界面から少なくとも100Åの位置から離れていくに従い、珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が、連続的、あるいは不連続的に減少することを特徴とする薄膜トランジスタ。

【請求項10】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜であり、かつゲート絶縁膜が窒化シリコンである逆スタガー型の多結晶シリコン薄膜トランジスタにおいて、ゲート絶縁膜として用いる窒化シリコン膜は、チャネル領域となる多結晶シリコン膜との界面から少なくとも100Åの範囲で、珪素原子と窒素原子の組成比が窒化シリコン膜全領域の値の平均値よりも高いことを特徴とする薄膜トランジスタ。

【請求項11】チャネル領域がエネルギービームを照射して形成した多結晶シリコン膜であり、かつゲート絶縁膜が窒化シリコンである逆スタガー型の多結晶シリコン薄膜トランジスタにおいて、ゲート絶縁膜として用いる窒化シリコン膜の化学組成が、チャネル領域となる多結晶シリコン膜との界面から少なくとも100Åの範囲で、珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が、窒化シリコン膜全領域の値の平均値よりも高いことを特徴とする薄膜トランジスタ。

【請求項12】請求項2、3、5、8、9、10、または11において、ゲート絶縁膜が窒化シリコン膜と、ゲート電極を形成する金属を陽極酸化して形成した酸化物とで構成された二層構造であることを特徴とする薄膜トランジスタ。

【請求項13】表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置において、請求項2、3、5、8、9、10、11、または12記載の薄膜トランジスタを駆動用素子として用いることを特徴とする液晶表示装置。

【請求項14】表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置の駆動用薄膜トランジスタの製造方法において、上記請求項4、6、または7記載の薄膜トランジスタの製造方法を適用することを特徴とする液晶表示装置の駆動用薄膜トランジスタの製造方法。

【請求項15】請求項13において、表示部を構成する逆スタガー型の非晶質シリコン薄膜トランジスタのゲート絶縁膜として用いる窒化シリコン膜の化学組成が、駆動回路を構成する薄膜トランジスタのゲート絶縁膜として用いる窒化シリコン膜の化学組成とは異なり、珪素原子と窒素原子の化学組成が0.75未満となることを特徴とする液晶表示装置。

【請求項16】請求項13において、表示部を構成する逆スタガー型の非晶質シリコン薄膜トランジスタのゲート絶縁膜として用いる窒化シリコン膜の化学組成が、駆

動回路を構成する薄膜トランジスタのゲート絶縁膜として用いる窒化シリコン膜の化学組成とは異なり、珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が0.50未満となることを特徴とする液晶表示装置。

【請求項17】硝子基板上に形成したゲート電極と、前記ゲート電極を陽極酸化して形成したゲート絶縁膜と、前記ゲート絶縁膜の上に形成された窒化シリコン膜による二層目のゲート絶縁膜と、前記窒化シリコン膜上に形成したチャンネル領域多結晶シリコン膜と、前記チャンネル領域多結晶シリコン膜上にn型シリコン膜で形成したソース領域及びドレイン領域と、前記ソース領域及びドレイン領域上に各々形成されたソース電極及びドレイン電極と、そして前記チャンネル領域多結晶シリコン膜、ソース電極、及びドレイン電極上に形成された保護膜とで構成される多結晶シリコン薄膜トランジスタにおいて、前記二層目のゲート絶縁膜中の珪素原子と窒素原子の組成比が、少なくともチャンネル領域との界面から100Åの範囲において0.75以上0.90以下となることを特徴とする薄膜トランジスタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は薄膜半導体装置に関するものであり、特に液晶ディスプレイを駆動するための薄膜半導体装置とその製造方法に関するものである。

【0002】

【従来の技術】一般に、レーザー等のエネルギービームを使用して、絶縁膜窒化シリコン膜上に堆積した非晶質シリコン膜を結晶化させて製造する多結晶シリコン薄膜トランジスタは、特開昭62-30314号公報に記載されているように、殆どがコブレナー型や正スタガー型の構造であり、結晶化させる非晶質半導体の下地となる絶縁膜窒化シリコン膜は、更にその下地となる絶縁性基板からの不純物の拡散等を防ぐ目的や、非晶質半導体の結晶化の際の歪や応力を緩和する目的で使用されている。また、逆スタガー型の薄膜トランジスタの製造につながる技術も、特開平2-130914号公報に記載されているが、この場合も絶縁膜窒化シリコン膜は、非晶質半導体の結晶化の際の熱緩衝の効果やレーザー光を下地の硝子基板まで到達させない効果を期待して使用されている。

【0003】なお、CVD法等による半導体単結晶の製造技術において、形成する単結晶の下地となる絶縁膜の表面に、単一核よりも結晶成長するに充分小さい面積を有し、その絶縁体の核形成密度よりも大きな核形成密度をもつ核形成面を形成する技術が、特開昭63-239920号、64-50412号公報に記載されている。

【0004】

【発明が解決しようとする課題】上記従来技術は、殆どがコブレナー型や正スタガー型の多結晶シリコン薄膜トランジスタに関するものであり、結晶化させる非晶質半

導体の下地となる絶縁膜窒化シリコン膜は、更にその下地となる絶縁性基板からの不純物の拡散等を防ぐ目的や、非晶質半導体の結晶化の際の歪や応力を緩和する目的で使用されている。また、逆スタガー型の多結晶薄膜トランジスタの製造につながる技術もあるが、この場合も絶縁膜窒化シリコン膜は、非晶質半導体の結晶化の際の熱緩衝の効果やレーザー光を下地の硝子基板まで到達させない効果を期待して使用されている。従って、上記従来技術は、チャンネル領域となる絶縁層との界面付近の非晶質半導体の結晶化に大きな効果を与える下地絶縁膜の化学組成に関して考慮がなされていない。

【0005】また、半導体単結晶を製造する目的で、下地である絶縁膜上に単一核の形成を促進する核形成面を形成する技術では、核形成面の大きさを数 μm 以下に微細加工する必要があるが、工程数の増加や、絶縁膜と半導体単結晶を連続形成できないため、チャンネル領域と絶縁膜との界面の清浄性が損なわれる可能性がある等の問題点がある。また、半導体の単結晶の製造工程が高温プロセスであり安価な硝子基板を使用できない問題点もある。更に、この技術を逆スタガー型の薄膜トランジスタに応用した場合、核形成面を形成するために前述のパターニング等の工程数が増加する問題や、絶縁膜とチャンネル領域とを連続形成できないため、その二つの領域の界面が不純物に汚染されることによるトランジスタとしての性能の劣化の可能性や、半導体の単結晶の製造が高温プロセスのため安価な硝子基板が使用できない問題もある。

【0006】それに対して本発明は、逆スタガー型の多結晶シリコン薄膜トランジスタに関するものであり、本発明の目的はエネルギービームの照射により結晶化させる非晶質半導体の下地となるゲート絶縁膜窒化シリコン膜の化学組成を最適化することにより、低コストでかつ工程数が少なく、不純物による汚染の可能性が少ないプロセスで高品質な多結晶半導体を製造し、高性能な結晶性半導体装置を提供することにある。

【0007】

【課題を解決するための手段】上記課題を解決するため、本発明の特徴は、エネルギービームの照射を受けて結晶化する非晶質半導体の下地となるゲート絶縁膜窒化シリコンにおいて、少なくとも非晶質半導体との界面から100Åの範囲において、珪素原子と窒素原子の組成比を0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比を0.5以上6以下とすることである。

【0008】

【作用】上記手段に従えば、製造する多結晶シリコン薄膜トランジスタの特性が向上することが実験的に確かめられている。メカニズムは、次のように考えられる。即ち、本発明によれば、エネルギービームの照射による結晶化の際に、結晶化する非晶質半導体の下地であるゲ

10

20

30

40

50

ト絶縁膜窒化シリコン膜中の過剰の珪素が、融解した非晶質シリコンから熱を受け偏析し、窒化シリコン膜と非晶質半導体膜との界面近傍で結晶化する。そして、それが融解した非晶質シリコンの種結晶となることで、均一で結晶粒径の大きい高品質な多結晶シリコン薄膜が得られる。

【0009】

【実施例】以下、本発明の実施例につき図面を参照しながら説明する。

【0010】まず本発明を多結晶シリコン薄膜トランジスタの製造に適用した第一実施例について説明する。

【0011】図1に示すように、硝子基板1上に、Alを2800Åスパッタリング法で堆積させ、パターニングしてゲート電極2を形成し、次いでこのゲート電極2を陽極酸化し2000Åのアルミナゲート絶縁膜3を形成する。そして、プラズマCVD法により、2層目のゲート絶縁膜として膜厚2000Åの窒化シリコン膜4を堆積する。この時、原料ガスはSiH₄、NH₃、N₂を用い、その単位時間当たりの流量を、SiH₄の流量とNH₃の流量の比を0.20以上0.50以下とする。例えば、SiH₄流量16sccm、NH₃流量48sccm、N₂流量160sccmであり、その他の成膜条件は、基板温度300℃、高周波電力60W、圧力0.6Torrである。このような工程によれば、窒化シリコン膜中の珪素原子と窒素原子の組成比が0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比は0.50以上6以下となる。次に、200~600Åの非晶質シリコン5を連続的に堆積した後、XeClエキシマレーザー等のエネルギービーム6を非晶質シリコン5に照射して結晶化を行ない、図2に示すように多結晶シリコン膜7を形成する。照射条件はXeClエキシマレーザーの場合、エネルギー密度260mJ/cm²、基板温度27℃とした。なおここでは、窒化シリコン膜の製造にプラズマCVD法を用いているが、目標とする化学組成の膜が得られるのであれば、膜の製造方法は特にプラズマCVD法に限定されるものではない。

【0012】このようにして得られた多結晶シリコン膜は、TEM写真でその断面を観察すると、珪素原子と窒素原子の組成比が0.75未満、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が0.50未満となる窒化シリコン膜が、結晶化する非晶質シリコン膜の下地となっているよりは、多結晶シリコンの結晶粒径が大きく、かつ均一であった。この結果は、珪素原子と窒素原子の組成比、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比に対する多結晶の結晶粒径を示した図3からより明確に示せる。

【0013】上述のように良質の多結晶シリコン7が得られる原因は次のように考えられる。即ち、非晶質シリ

コン5の下地となるゲート絶縁膜4の化学組成が、珪素原子と窒素原子との組成比が通常の窒化シリコンの化学量論的な組成比0.75以上で、かつゲート絶縁膜としての機能を維持できる0.90以下であるか、あるいは珪素原子に結合した水素原子の量と窒素原子に結合した水素原子の量との比が0.50以上6以下である。その場合、エネルギービームを照射した際に、融解した非晶質シリコン5から熱を受け、窒化シリコン膜中の過剰の珪素原子が非晶質シリコン5との界面近傍に偏析し結晶化する。すると、融解した非晶質シリコンは低温のバルクに近い窒化シリコン膜4との界面から結晶化していくと考えられるので、これらの結晶を種結晶として結晶化が行なわれる。しかもゲート絶縁膜が均一ならば、これらの種結晶も均一に分布すると考えられるので、均一で大きな結晶粒径を持つ多結晶シリコン7が形成される。

【0014】次に、図4で示すように多結晶シリコン7をパターニングしてチャネル領域8とし、次いで、原料ガスSiH₄、H₂、PH₃を用いプラズマCVD法でn型の非晶質シリコンを340Å堆積し、ついでパターニングしてソース領域9、ドレイン領域10を形成する。次いで、スパッタリング法でCrを600Å、Alを4000Åを連続で堆積し、次いでパターニングしてソース電極11、ドレイン電極12を形成する。そして最後に、保護膜として厚さ1μmの窒化シリコン膜13をプラズマCVD法で堆積させる。なお、上述のゲート電極などの薄膜トランジスタの構成要素の膜厚等の条件やその製造条件、及びその素材の種類等は、目的とする薄膜トランジスタの性能によって変更可能である。

【0015】以上のような工程で製造した多結晶シリコン薄膜トランジスタの特性を、ゲート絶縁膜として用いる窒化シリコン膜の化学組成が、珪素原子と窒素原子の組成比が0.75未満、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量の比が0.50未満となる多結晶シリコン薄膜トランジスタと特性を比較する。なおここで、後者の薄膜トランジスタのゲート絶縁膜の作製条件の一例はプラズマCVD法により、SiH₄流量8sccm、NH₃流量48sccm、N₂流量160sccm、高周波電力60W、圧力0.6Torr、基板温度220℃である。また、窒化シリコン膜の化学組成以外のその他の製造条件は全て前者の薄膜トランジスタと同じである。そして、化学組成比に対するチャネル領域の移動度を比較した。結果を図5に示した。図5が示すとおり、明らかに珪素原子と窒素原子の組成比が0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が0.50以上6以下である窒化シリコンをゲート絶縁膜として用いる薄膜トランジスタの方が、移動度の分布の幅が小さく、チャネル領域8のゲート絶縁膜4との界面近傍の結晶の品質、例えば結晶粒径の均一性や大きさが良好であると言える。

【0016】以上のように上述の第1実施例によれば、ゲート絶縁膜窒化シリコン4の化学組成を珪素原子と窒素原子の組成比を0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比を0.50以上6以下に制御すれば、その上に連続的に形成した非晶質シリコン5を結晶化させることにより得られた高品質な多結晶シリコン膜7を用いて、特性の優れた多結晶シリコン薄膜トランジスタを、低コストでかつ少ない工程数で製造できる。そしてまた、絶縁膜とチャネル領域とを連続形成できることにより二つの領域の界面が清浄で、不純物の汚染によるトランジスタとしての性能の劣化の可能性の小さい条件で、多結晶シリコン薄膜トランジスタを製造できる。

【0017】なお、前述の実施例では、窒化シリコン膜の製造工程において、原料ガスとして SiH_4 、 NH_3 、 N_2 を用いたため、該窒化シリコン膜の構成元素は Si 、 N 、 H の3種類であるが、原料ガスの1つ SiH_4 をシラン系ガスの弗化物 SiF_4 、 SiFn ($n=1\sim 3$)や SiH_4 と F_2 の混合ガス等、窒化シリコン膜にフッ素原子を導入できる原料ガスに換えることも可能である。そうした条件においても、製造する窒化シリコン膜の化学組成を珪素原子と窒素原子の組成比を0.75以上0.90以下にすれば、前述の実施例と同じ効果が得られる。この場合、構成元素は Si 、 N 、 H 、 F の4種類となるが、珪素原子や窒素原子に結合したフッ素原子の効果で、熱の影響を受けにくいゲート絶縁膜窒化シリコンを製造することも可能である。

【0018】また、本発明は結晶化させる非晶質シリコン膜5との界面近傍の窒化シリコン膜4の化学組成に着目しているわけであり、界面から少なくとも100Åの範囲で前記実施例の化学組成の条件をゲート絶縁膜窒化シリコン膜が満たせば、図6に示したとおり、連続、あるいは不連続に珪素原子と窒素原子の組成比を窒化シリコン膜の化学量論的な組成比0.75に近づけることで、ゲート絶縁膜としての性能の向上が期待できる。

【0019】次に、本発明を、表示部を駆動するための回路の少なくとも一部分が表示部と同一基板上に形成された液晶表示装置の製造に適用した第2実施例について説明する。

【0020】従来の液晶表示装置では、表示部を構成する薄膜トランジスタの駆動には、外部に取り付けたLSIを用いていたが、コスト低減のために駆動用LSIを表示部を構成する薄膜トランジスタの製造と同時に表示部の周辺に製造するプロセスが現在考えられている。ここで、駆動用素子としては結晶性薄膜トランジスタが必要であり、同一基板上に駆動用薄膜トランジスタのチャネル領域となる多結晶シリコンと表示部の薄膜トランジスタのチャネル領域となる非晶質シリコンを形成することが必要となる。そこで、レーザー等のエネルギービームの照射により局所的に加熱し、非晶質シリコンを多結

晶シリコンに変換させる技術が現在検討されており、本発明もそれに属している。そして、本発明を表示部と駆動回路が同一基板上にある液晶表示装置に適用した場合の製造プロセスは以下のとおりである。

【0021】図7に示すように、硝子基板1上に表示部16と駆動回路形成領域18に同時にA1ゲート電極2とアルミナゲート電極3を形成した後、膜中の珪素原子と窒素原子の組成比が0.75付近となる通常の高品質な2000Åの窒化シリコン膜14を形成する。次いでレジスト15を塗布した後、表示部16上のレジストを残して除去する。次に、珪素イオンのインプランテーション17によって駆動回路形成領域18の窒化シリコン膜に珪素原子を導入し、第1実施例で述べたように、少なくとも窒化シリコン膜の表面から100Åの範囲の化学組成は、珪素原子と窒素原子の組成比が0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が0.50以上6以下となるように制御する。次いで、図8に示すとおり200~600Åの非晶質シリコン19を両方の領域に堆積させた後、珪素原子の組成が大きい窒化シリコン20上の駆動回路側の非晶質シリコンにエネルギービーム6を照射し、次に図9に示す通り多結晶シリコン21に変換する。次いで、表示部の薄膜トランジスタのチャネル領域を形成するのに必要な非晶質シリコンの膜厚となるように2層目の非晶質シリコン膜22を両方の領域に堆積させる。以下は実施例1と同様の工程で、駆動回路の領域に多結晶シリコン薄膜トランジスタ、表示部の領域に非晶質シリコン薄膜トランジスタを各々製造する。そして、完成した該液晶表示装置が図10に示すものである。即ち、同一の硝子基板1上に非晶質シリコン薄膜トランジスタ23と液晶24とで構成される液晶表示パネル25と、信号線26により前記液晶表示パネル25の非晶質シリコン薄膜トランジスタ23にドレイン電圧を印加する信号回路27、そして同様に走査線28により前記トランジスタ23にゲート電圧を印加する走査回路29の二つからなる、前記多結晶シリコン薄膜トランジスタにより構成された駆動回路が形成されている。

【0022】このように、上述の第2実施例によれば、液晶表示装置の表示部の駆動回路が形成される領域のゲート絶縁膜窒化シリコン膜の化学組成を珪素原子と窒素原子の組成比を0.75以上0.90以下、もしくは珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比が、0.50以上6以下となるように制御すれば、駆動回路が形成される領域に均一で特性のよい多結晶シリコン薄膜を製造できる。

【0023】

【発明の効果】本発明に関わる結晶性半導体薄膜の製造方法によれば、均一で高品質な多結晶半導体薄膜を、低コストでかつ少ない工程数で製造でき、また、不純物の

汚染による性能劣化の可能性が小さい条件で製造できる。従って均一で高性能な結晶性薄膜半導体装置を、低コストでかつ少ない工程数で製造できる。

【図面の簡単な説明】

【図 1】本発明を多結晶シリコン薄膜トランジスタの製造に適用した第一実施例の一工程を示す断面図である。

【図 2】本発明を多結晶シリコン薄膜トランジスタの製造に適用した第一実施例の一工程を示す断面図である。

【図 3】第一実施例により製造した多結晶シリコンの結晶粒径とゲート絶縁膜窒化シリコン膜の珪素原子と窒素原子の組成比、または珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比との関係を示す図である。

【図 4】本発明を多結晶シリコン薄膜トランジスタの製造に適用した第一実施例の一工程を示す断面図である。

【図 5】第一実施例により製造した多結晶シリコン薄膜トランジスタの特性の均一性とゲート絶縁膜窒化シリコンの珪素原子と窒素原子の組成比、または珪素原子に結合した水素原子の量と、窒素原子に結合した水素原子の量との比との関係を示す図である。

【図 6】第一実施例の応用を示す図である。

【図 7】本発明を表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置の製造に適用した第二実施例の一工程を示す断面図である。

【図 8】本発明を表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置の製造に適用した第二実施例の一工程を示す断面図である。

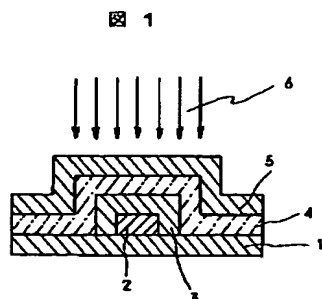
【図 9】本発明を表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置の製造に適用した第二実施例の一工程を示す断面図である。

【図 10】第 2 実施例により製造した表示部を駆動するための回路の少なくとも一部分が、表示部と同一基板上に形成された液晶表示装置を示す図である。

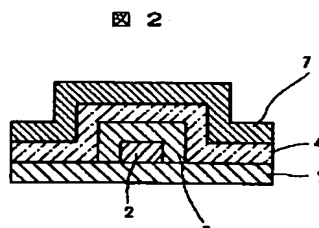
【符号の説明】

1…硝子基板、2…A 1 ゲート電極、3…アルミナゲート絶縁膜、4…窒化シリコン膜、5…非晶質シリコン膜、6…エネルギービーム、7…多結晶シリコン膜、8…チャネル領域、9…ソース領域、10…ドレイン領域、11…ソース電極、12…ドレイン電極、13…保護膜窒化シリコン膜、14…通常の窒化シリコン膜、15…レジスト、16…表示部領域、17…珪素イオン、18…駆動回路領域、19…非晶質シリコン膜、20…珪素の組成比が大きいゲート絶縁膜窒化シリコン膜、21…多結晶シリコン膜、22…二層目非晶質シリコン膜、23…非晶質シリコン薄膜トランジスタ、24…液晶、25…液晶表示パネル、26…信号線、27…信号回路、28…走査線、29…走査回路。

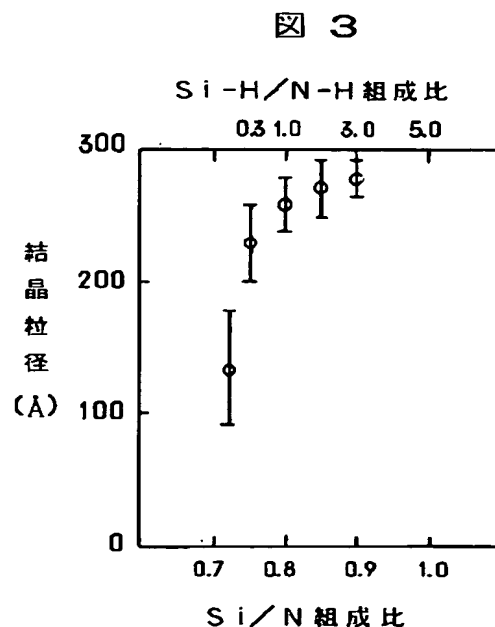
【図 1】



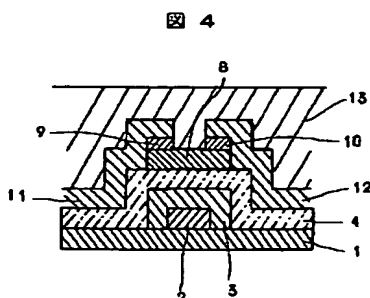
【図 2】



【図 3】

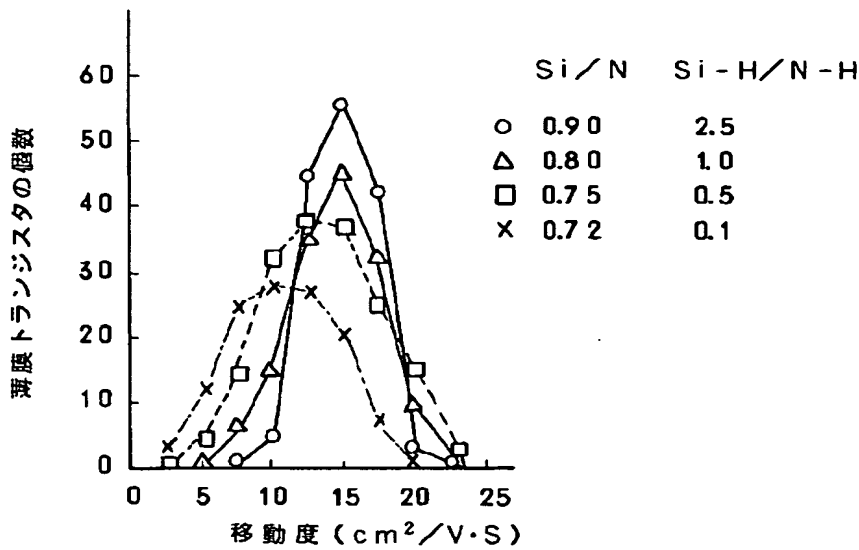


【図 4】



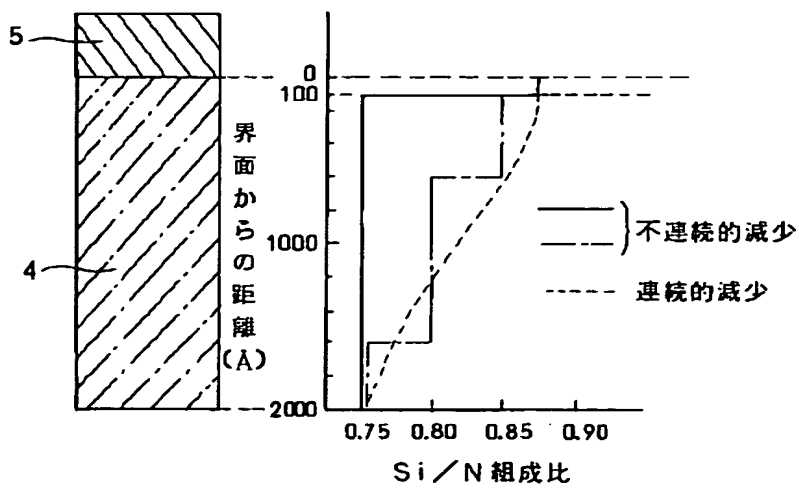
【図5】

図 5



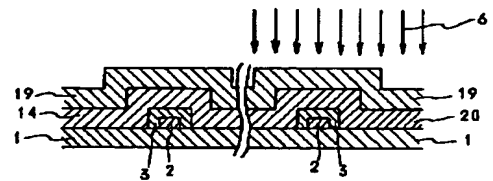
【図6】

図 6



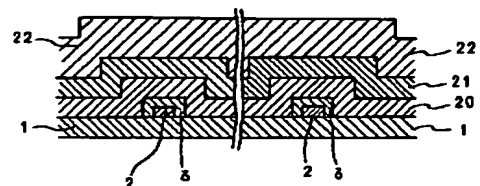
【図8】

図 8



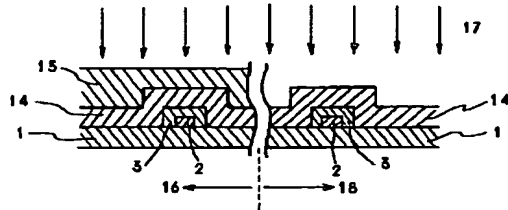
【図9】

図 9



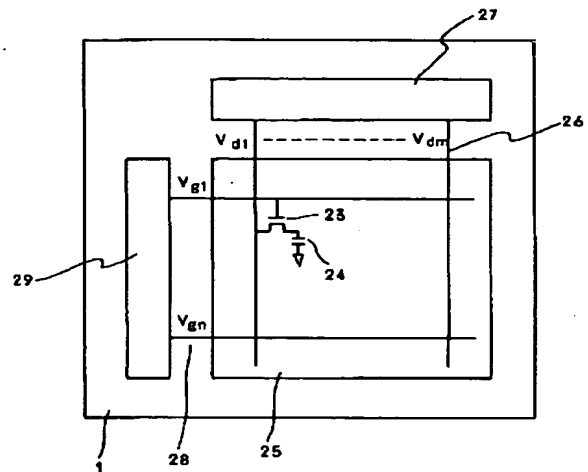
【図 7】

図 7



【図 10】

図 10



フロントページの続き

(51) Int. Cl. ⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/336

// H 0 1 L 29/62

G 7738-4M

(72) 発明者 小川 和宏

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内